

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

**Japanese Patent Number 2650479 (published on
September 3, 1997)**

A. Relevance of the Above-identified Document

This document discloses prior art as technical background of the present invention.

This document has relevance to claims 1, 4, 15, 18, 19 and 20 of the present application.

B. Translation of the Relevant Passages of the Document

See also the attached English Abstract.

...

MEANS FOR SOLVING THE PROBLEM

...

A liquid crystal control circuit of the present invention includes (i) a memory means for storing a first signal data that corresponds to a voltage value impressed on a liquid crystal; (ii) a calculation means for calculating the first signal data and a second signal data that corresponds to a voltage value impressed on the liquid crystal after the first signal data; (iii) a correction means for correcting signal data in accordance with a calculation result found by the calculation means, the signal data being sequentially impressed on the liquid crystal in a plurality of fields after the first signal data,.

...

DESCRIPTION OF THE EMBODIMENTS

...

As described above, when the voltage V_5 is smaller than a predetermined value, the voltage data is so corrected that a voltage higher than the voltage V_5 is impressed in the field F_4 onto which the voltage V_5 is impressed. Specifically, because the liquid crystal control circuit finds out a change in amount of voltage by comparing data of the fields F_3 and F_4 , the data correction circuit 209 corrects data in a field memory F_4 from D_5 to D_7 . The data correction at the moment is shown in a column of a corrected voltage data of Fig. 4.

In the field number F_4 , the source drive IC 112 impresses, according to the corrected voltage data D_7 , a voltage that is a source signal line V_7 . On this account, a rise characteristic of the liquid crystal is improved, thereby obtaining the predetermined transmission amount T_5 within one field indicated by F_4 .

[Fig. 4]

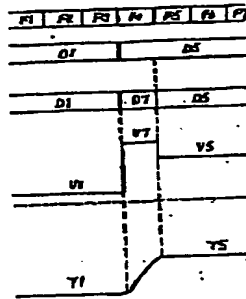
301...DATA TABLE FIELD NUMBER

VOLTAGE DATA

CORRECTED VOLTAGE DATA

VOLTAGE

TRANSMISSION AMOUNT



COMMON VOLTAGE

(5)

第 1 図は本発明の液晶制御回路のブロック図である。ただし、説明に不要な部分は省略している。このことは以下の図面に対しても同様である。第 1 図において、10 は A/D 変換器 103 への入力電圧範囲を規定するためのゲインコントロール回路、102、108 はローパスフィルタ、104 はフィードバックメモリ、105 はフィードバックメモリに格納されたデータ量を演算する演算器、106 は演算器 105 の出力結果によりフィードバックメモリ 104 のデータの補正を行なう補正器、107、108、109 は正極性と負極性のビデオ信号を作る位相分割回路、110 はフィールドごときに極性が反転した交流ビデオ信号を出力する出力切り換え回路、111 はソースドライバ IC112 およびゲートドライバ IC113 の同期および制御を行なうためのドライバ制御回路である。さらに第 2 図は、第 1 図においてフィードバックメモリ 104、演算器 106 および補正器 107 のブロック図である。第 2 図において 201、202、203、204 はフィードバックメモリ 205、206、207 のうち任意のフィードバックメモリとデータ入出力信号線とを接続し、前記メモリ内容の書き込みおよび読み出しができるように設定する。フィードバックメモリ 205、206 は 2 つのフィードバックメモリの内容の差などを求め、またデータの大きさをよりデータの補正の可否などにより出力する演算器。209 は前記演算器の出力結果によりフィードバックメモリの内容の補正を行なう結果によりフィードバックメモリの内容の補正の為に参照するデータテーブルである。またデータテーブル 210 は、たとえば第 3 図に示すようにメモリに仮想的に 2 つのフィードバックメモリの内容の差 ΔV とデータ Dn により補正データが参照できるように構成されている。なお、データの計算、比較速度の問題から必要に応じて演算器 208 またはデータ補正器 209 内にデータ内容、アドレスなどを一記憶するキャッシュメモリなどを付加してもよい。

以下、第 1 図、第 2 図および第 3 図を参照しながら第 1 の本発明の液晶制御回路について説明する。まずビデオ信号はゲインコントロールアンプにより A/D 変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号は LPF102 を通り不必要な高周波成分を除去された液晶の A/D 変換器 103 で A/D 変換される。A/D 変換された液晶に印加する電圧に相当するデータはフィードバックメモリに格納される。つまり第 1 番目のフィードバックメモリはフィードバックメモリ 205 に、第 2 番目のフィードバックメモリはフィードバックメモリ 206 に、第 3 番目のフィードバックメモリはフィードバックメモリ 207 に、第 4 番目のフィードバックメモリはフィードバックメモリ 208 に、第 5 番目のフィードバックメモリはフィードバックメモリ 209 に格納されていく。ここでは簡便のために、第 1 番目のフィードバックメモリはフィードバックメモリ 205 に、第 2 番目のフィードバックメモリはフィードバックメモリ 206 に、第 3 番

(6)

目のフィードバックメモリはフィードバックメモリ 207 に格納されており、かつ次の D/A 変換器 107 に送られるデータの順はフィードバックメモリ 205、フィードバックメモリ 206、フィードバックメモリ 207 の順であることを説明する。

今、D/A 変換器へはフィードバックメモリ 205 のデータが転送されている。また A/D 変換器 203 はフィードバックメモリ 207 にデータを書きこんでいる。なお、フィードバックメモリ 206 のデータの内容はすでに補正されているものとする。同時に演算器 208 はフィードバックメモリ 205 と 206 とに接続されており、前記メモリの内容を比較、演算する。前記演算結果が所定条件を満足すると、前記画面のフィードバックメモリ上のアドレス、データなどをデータ補正器 209 に転送する。データ補正器 209 はデータテーブル 210 を参照し、補正データを求め、前記補正データをフィードバックメモリ 206 上の前記画面に印加するデータが格納されたアドレスに書き込む。この時、前記データには補正したことを示す情報が記録される。具体的にはデータの所定ビットを ON にする。この動作を順次フィードバックメモリ上のデータに対して行なう。また前記 1 つのフィードバックメモリに対する動作は、フィードバックメモリ 205 のデータの転送が完了する時間以内に終了する。したがって、フィードバックメモリ 205 の次に D/A 変換器 107 には補正されたフィードバックメモリ 206 のデータが転送することができる。

次にフィードバックメモリ 206 のデータが転送されている時、演算器 208 はフィードバックメモリ 206 のデータに、前記メモリ 205 のデータと 207 とに接続されており、前記メモリ 206 のデータに相当する電圧に相当するデータと比較、演算する。また、データ補正器 209 は、フィードバックメモリ 207 のデータの補正を行なっている。同時にフィードバックメモリ 205 には順次 A/D 変換器 103 でデジタル化されたデータが格納される。以上の動作を順次行なうことにより補正されたデータがアナログ信号となった信号はローパスフィルタ 108 で不要な高周波成分を除去された後、位相分割回路 109 に転送される。以下の動作は従来の液晶制御回路とはほぼ同様であるので説明を省略する。

以下、図面を参照しながら第 1 の本発明の液晶パネルの駆動方法の実施例について説明する。第 4 図は第 1 の本発明の液晶パネルの駆動方法の説明図である。第 4 図では補正前の電圧データがフィードバックメモリ 205 に格納されている場合を示している。なお、電圧データ Dn によりソースドライバ IC112 よりソース信号線に出力される電圧を Vn または前記電圧 Vn の印加により得られる液晶の透過量を Tn とする。なお、総字の大きさは説明を容易にするために付加したものであり、電圧などの物理的大きさを定量的にあらわすものではない。このことは以下の説明でも同様である。同じく電圧データ Dn により出力される電圧を Vn、透過量を Tn とする。

(7)

第 4 図で示すように電圧 Vn、Vg で示す電圧が比較的小さく、つまり共通電圧に近く、かつ Vg - Vn > 0 なる関係が成り立つ時は液晶の立ち上がり速度が遅く所定の透過値まで変化せずに長時間を要する。たとえば一例として N 液晶を反射モードで用い、かつ印加電圧を液晶が光を透過させない最小電圧値（以後、黒レベル電圧と呼ぶ）が 2.0V、液晶が最大量の光を透過させる最大の電圧値（以後、白レベル電圧と呼ぶ）が 3.5V の液晶パネルにおいて、印加電圧 Vn が 2.0V、変化した電圧 Vg が 2.5V とすると所定の透過値になる時間は約 70 ~ 100 msec である。したがって、応答に要する時間は 2 フィールド以上となり画像のぼけが発生する。この応答時間は Vg が大きくなるほど小さくなり、2 フィールド内の 33 msec 以内に応答するようにする。

このように電圧 Vg が所定値より小さい時は電圧 Vg を印 *

$$R = \frac{AV^2 - B}{C}$$

ただし、R は所望の画像表示状態により定められる応答時間であり、1 フィールドの整数倍の時間である。前述の液晶パネルの場合、たとえば電圧 Vn として 3.0 ~ 3.5 V を印加することにより 20 ~ 30 msec に応答時間を改善できる。

第 6 図は他のデータの補正の一例である。第 6 図において補正前の電圧データをフィードバックメモリ 205、206、207、208、209、210、211 で求め、比較すべき所定値を Dn1 とする。この例の場合、まず F1 の Dn1 と F2 の Dn2 のデータにより Dg - Dn1 > 0 かつ Dg が所定値 Dn1 より小さいことがわかる。そこでデータテーブル 210 から補正データ Dn を求め、Dn が Dn1 に補正される。次に F2 の Dn2 と F3 の Dn3 を比較し、Dg - Dn2 > 0 かつ Dg が所定値 Dn1 より小さいことがわかる。そこで、データテーブル 210 より補正データ Dn を求め、Dn が Dn2 に補正される。次に F3 の Dn3 と F4 の Dn4 を比較し、Dg - Dn3 > 0 かつ Dg が所定値 Dn1 より小さいことがわかる。そこで、データテーブル 210 より補正データ Dn を求め、Dn が Dn3 に補正される。この場合、Dn1 - Dn2 > 0 であるが Dn1 が所定値 Dn1 より大きいためデータの補正は行なわれない。したがって、F4 の Dn4 が Dn1 のままである。以上のようにして順次電圧データを補正され、第 6 図の補正電圧データ欄のようになり、同図のような印加電圧が画面に印加される。以上のように電圧データに補正され、所定の応答時間つまり画面のぼけのない映像が得られる。

以下、図面を参照しながら第 1 の本発明の液晶パネルの駆動方法の第 2 の実施例について説明する。第 7 図 (a)、(b)、(c) は第 1 の本発明の液晶パネルの駆動方法の第 2 の実施例の説明図である。第 7 図 (a) ではフィードバックメモリ 205 で電圧データが Dn から Dn15 に、第 7 図 (b) では第 7 図 (a) と同様にフィードバックメモリ 206 で電圧データが Dn から Dn15 に変化している。しかし、液晶の透過量は第 7 図 (a) の場合

(8)

* 加するフィードバックメモリ 205 よりも高い電圧が印加されるように電圧データを補正する。具体的には液晶制御回路によりフィードバックメモリ 205、206 のデータを比較したとき当該画面の電圧変化量がわかるため、データ補正回路 209 によりフィードバックメモリ 205 のデータを Dn から Dn1 に補正する。その時のデータの状態を第 4 図の補正電圧データの欄に示す。

ソースドライバ IC112 はフィードバックメモリ 205 で前記補正電圧データ Dn1 によりソース信号線 Vn を印加する。したがって液晶の立ち上がり特性は改善され、F4 で示す 1 フィールド内で所定の透過量 Tn が得られる。なお補正電圧データつまり液晶の立ち上りの時の応答性を改善するために印加する電圧 Vn は実験などにより下記 (1) 式の A、B、C の定数を求めることにより得られる。

$$\dots \dots (1)$$

はフィードバックメモリ 205 で所定値の透過量の Tn1 になっているが、第 7 図 (b) ではフィードバックメモリ 205 の所定値の透過量 Tn1 となっている。これは液晶の応答性は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電圧差により変化に要する時間が異なるためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が 2V から 3V に変化したときには所定の透過量になるまで 40 ~ 60 msec を要する。したがって、電圧差 ΔV (2 ~ 3V) の時は液晶の応答性が遅いため電圧データを補正する必要がある。2.5V から 3V に変化するときは 20 ~ 30 msec で応答する。そこで、第 1 の本発明の液晶パネルの駆動方法の第 2 の実施例では第 7 図 (c) で示すように、データテーブル 210 から補正データ Dn1 を求め、フィードバックメモリ 205 のデータを Dn1 から Dn11 に補正する。このように現在画面に印加されている電圧と次に印加する電圧の電圧差が所定値以上の時は、データの補正を行なう。第 7 図 (c) の場合は、印加電圧 Vn が Dn1 から Dn11 に補正され、画面に前記電圧より高い印加電圧 Vn を印加することにより液晶の応答時間が改善され、フィードバックメモリ 205 で所定値の透過量 Tn が得られる。なお、前記第 1 の本発明の液晶パネルの駆動方法の第 1 の実施例と第 2 の実施例の液晶パネルの駆動方法を組みあわせると、つまり現在画面に印加されている第 1 の電圧と次に印加する第 2 の電圧の電圧差および第 2 の電圧の大きさににより、補正データを作成することにより、更に最適な液晶パネルの駆動方法が行なわれることは言うまでもない。

以下、図面を参照しながら第 2 の本発明の液晶パネルの駆動方法の実施例について説明する。第 8 図 (a)、(b) は第 2 の本発明の液晶パネルの駆動方法である。第 8 図 (a) ではフィードバックメモリ 205 で

(7)

13

電圧データが v_4 に変化している。しかし、液晶の透過量はフィード番号 F_4 で所定値の透過量にならない。これは液晶の立ち上がり時の応答性は現在画面に追加されている電圧と v_4 に追加される電圧との電位差に依存するためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が3.5Vから2.0Vに変化する時には所定の透過量になるまで30〜40msecの時間を要するが、印加電圧が3.5Vから0Vに変化させた場合10〜20msecで応答する。そこで、第2の本発明の液晶パネルの駆動方法は第8図(b)で示すように、データテータ D_1 を求め、フィード番号 F_3 のデータ D_3 を D_3 から D_1 に補正する。したがってフィード番号 F_4 では、フィード番号 F_4 で印加される v_4 よりも小さい電圧 v_1 が画面に追加されることになり、液晶の立ち上がり特性が改善される。前記補正データつまり補正印加電圧は、液晶の立ち上がり時の応答時間は変化する電圧の大きさにおよそ比例することにより求められる。なお、前記第2の本発明と第1の本発明とを組み合わせることは言うまでもない。また、本発明の実施例においては1フィード内だけのデータを補正するとしていたが、これに限定するものではなく、たとえば第9図に示すように、液晶の特性および必要画像表示状態を考慮して複数のフィードにわたってデータを補正してもよい。また、本発明の液晶制御回路においては3つのフィードメモリを使用したがこれがこれに限定するものではなく、たとえば遅延回路などを用いてフィード間のデータの比較などを行うことによりフィードメモリ数を減少することは言うまでもない。また、フィード間の同一画面の電圧データを比較、演算するとしたが、たとえばテレビ画像の場合、近傍画面の電圧データと第2のフィード間の前記画面の電圧データとを比較してもよい。また、本発明の液晶制御回路の実施例においては、隣接フィード間のフィードメモリの内容を演算するとしたが、たとえば、演算器208でフィードメモリ205と206間のデータ比較などを行ってもよいことは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶制御回路および第3の液晶パネルの駆動方法について説明する。まず、第2の本発明の液晶制御回路の一実施例について説明する。第10図は本発明の液晶制御回路のブロック図である。第10図において、1001はA/D変換器1003への入力電圧範囲を規定するためのゲインコントロール回路、1002、1012はローパスフィルタ、1004、1005、1006、1007はデータメモリ、1008はフィードメモリに格納されたデータを演算し、データの大小および各データ間の差などを演算する演算器、1009は演算器1008の出力結果によりフィードメモリのデータの補正を行なう補正器、1010はデータ補正器1009がデータの補正値を求める

(7)

14

ために参照するデータテーブルである。以下、第10図を参照しながら第2の本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコントロールアンプによりA/D変換器1001に合うように利得調整が行なわれる。次に前記信号は1PF1002を通過し、不必要な高周波成分を除去されたものA/D変換器1003でA/D変換される。A/D変換された液晶に追加する電圧メモリに順次格納される。つまり第1番目のフィードデータのデータはフィードメモリ1004に、第2番目のフィードデータのデータはフィードメモリ1005に、第3番目のフィードデータのデータはフィードメモリ1006に、第4番目のフィードデータのデータはフィードメモリ1007に、第5番目のフィードデータのデータはフィードメモリ1004に順次格納されていく。ここでは簡単のために、第1番目のフィードデータのデータがフィードメモリ1004に、第2番目のフィードデータのデータがフィードメモリ1005に、第3番目のフィードデータのデータがフィードメモリ1006に、第4番目のフィードデータのデータがフィードメモリ1007に格納されており、かつ次のA/D変換器1001に送られるデータの順はフィードメモリ1006、フィードメモリ1007、フィードメモリ1005、フィードメモリ1004の順であるとして説明する。

今、D/A変換器へはフィードメモリ1004のデータが転送されている。またA/D変換器1003はフィードメモリ1007にデータを書きこんでいる。なお、フィードメモリ1004のデータ内容はすでに補正されているものとす。同時に演算器1008はフィードメモリ1004と1005とに接続されており、前記メモリの同一画面に追加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記画面のフィードメモリ上のアドレスデデータなどをデータ補正器1009に転送する。データ補正器1009はデータテーブル1010を参照し補正データを求めて、前記補正データをフィードメモリ1005、1006上の前記画面に追加するデータが格納されたアドレスに書きこむ。この時前記データには補正されたことを示す情報も書きこまれる。なおフィードメモリ1005のデータがすでに補正されたものである時は、前記アドレスのデータは補正を行なわない。この動作を順次フィードメモリに對する動作は、フィードメモリ1004のデータの転送が完了する時間以内に終了する。また前記1つのフィードメモリに對する動作は、フィードメモリ1004のデータの転送が完了する時間以内に終了する。したがってフィードメモリ1004の次のA/D変換器1001には補正されたフィードメモリ1005のデータが転送される。次にフィードメモリ1005のデータが転送されている時、演算器1008はフィードメモリ1005と1006とに接続されており、前記メモリの同一画面に追加する電圧に相当するデータを比較、演算する。また、データ補正器1009は、フィードメモリ1005、1007のデータの補正を行なっている。同時にフィードメモリ1004には順次A/D

(8)

15

変換器1003でデジタル化されたデータが格納される。以上動作を順次行なうことにより補正されたデータがD/A変換器1001に転送され、D/A変換器1001でアナログ信号となった信号は、ローパスフィルタ1012で不要な高周波成分を除去された後、位相分割回路1013に転送される。以下の動作は従来の液晶制御回路とほぼ同様であるので説明を省略する。なお、演算器は1フィードメモリに對し1つのように表現したが、演算速度などの問題から、通常1フィードメモリを複数の領域に分割し、各分割されたフィードメモリに對して1つの演算器を設けてもよい。データ補正器も同様である。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の一実施例について説明する。第11図は、第3の本発明の液晶パネルの駆動方法の説明図である。第11図では補正前の電圧データがフレーム番号 F_3 で D_2 から D_6 に変化している場合を示している。なお、電圧データ D_2 によりソースドライバIC1016よりソース信号線に出力される電圧を v_2 または前記電圧 v_1 の印加により得られる液晶の透過量を T_2 とする。同じく電圧データ D_6 により出力される電圧を v_6 、前記電圧による定常的な透過量を T_6 とする。第11図で示すように電圧 v_2 、 v_6 で示す電圧が比較的小さく、つまり、コモン電圧に近く、かつ $v_6-v_2>$ 所定の透過底まで変化するのに長時間を要する。この応答時間では v_6 が大きくなるほど小さくなり、2フィード内1/30秒以内に応答するようになる。

そこで本発明の液晶の駆動方法では本発明の液晶制御回路を用い、フィード番号 F_2 のフィードメモリの電圧データとフィード番号 F_3 のフィードメモリの電圧データを順次比較し、たとえば、第11図で示すようにフィード番号 F_3 で画面の電圧データ D_2 から D_6 に変化しており、立ち上がり時間が遅いと演算器1008が判定した場合はデータ補正器1009に信号を送る。データ補正器1009は前記信号にもとづきフィード番号 F_3 と F_4 のフィードメモリの前記画面の電圧データを補正する。この場合、フィード番号 F_3 の電圧データは前記電圧データ D_6 よりも大きく、フィード番号 F_4 の電圧データは前記電圧データ D_6 よりも小さく補正される。なお、前記補正データはあらかじめ実験などにより定められている。

以上の処理によって、電圧データは第11図の補正電圧データ欄のようにになる。前記データは順次D/A変換され、ソースドライバIC1016に送られる。前記ICにより第1図の印加電圧が画面に追加される。まずフィード番号 F_3 で電圧 v_6 が印加され、液晶は急激に立ち上がり、1フィード時間内で定常透過量 T_6 になる。つぎにフィード番号 F_4 で電圧 v_4 が印加され、液晶は立ち下がり1フィード時間内で定常透過量 T_4 になる。さらにフィード番号 F_5 で目標の電圧 v_6 が印加されることにより、目標透過 T_6 が得られる。

以上の印加電圧 v_8 および v_4 の大きさは第11図の斜線で

16

示すAの面積とBの面積が実効的に等しくなる電圧が選ばれる。したがって、フィード番号 F_3 では目標透過量 T_6 を超えるが、フィード番号 F_4 では目標透過量 T_6 を下まわるとめ暗くなる。しかし、変化は1/30秒であるので視覚的にはフィード番号 F_3 からほぼ目標透過量 T_6 が得られるように見える。以上のように電圧データを補正することにより、液晶の立ち上がり時間つまり応答速度は改善され、画像の尾ひきのない映像が得られる。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第12図、第13図、第14図は第3の本発明の第2の実施例における液晶パネルの駆動方法の説明図である。第12図はフィード番号 F_2 で電圧データ D_1 から D_15 に、第13図ではフィード番号 F_3 で電圧データ D_5 から第12図と同様に D_15 に変化している。しかし、液晶の透過量は第12図の場合はフィード番号 F_4 で所定値の透過量の T_15 になっているが、第13図ではフィード番号 F_4 内では所定値の透過量 T_15 となっていない。これは先に述べた定値の透過量の応答時間は目標透過量と同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化に要する時間が異なるためである。

そこで、本実施例では第14図で示すように、データテーブルの中から補正データ D_19 を求め、フィード番号 F_3 のデータを D_15 から D_19 に補正する。またフィード番号 F_4 のデータを D_15 から D_19 に補正する。以上の処理は前述した第1の実施例と同様に第2の本発明の液晶制御回路を用いて行なう。このように、現在画面に追加されている電圧と次に印加する電圧の電圧差が所定範囲以上の時は電圧データの補正を行なう。したがって、第14図のようにフィード番号 F_3 で電圧 v_19 が印加され、液晶は急激に立ち上がり、1フィード時間内で定常透過 T_19 になる。つぎにフィード番号 F_4 で電圧 v_19 が印加され、液晶は1フィード時間内で定常透過量 T_19 になる。なお、前述の本発明の液晶パネルの駆動方法と同様に印加電圧 v_19 と v_12 の大きさは第14図の斜線で示すAの面積とBの面積が実効的に等しくなる電圧に選定される。したがって、概算的にはフィード番号 F_3 からほぼ規定値の目標透過 T_15 が得られる。

なお、前記第2の本発明の第1の実施例の液晶パネルの駆動方法と第2の実施例の液晶パネルの駆動方法とを組み合わせる、つまり現在画面に追加されている第1の電圧と次に印加する第2の電圧の電位差および第2の電圧の大きさにより電圧データを補正することにより、更に最適な液晶パネルの駆動方法が行なわれることを言うまでもない。また、第2の本発明の液晶制御回路においてはフィードメモリを4つ用いる例で説明したが、これに限定されるものではない。また、フィードメモリのデータ比較は、隣接フィードのデータ、たとえば

(9)

17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144
145
146
147
148
149
150
151
152
153
154
155
156
157
158
159
160
161
162
163
164
165
166
167
168
169
170
171
172
173
174
175
176
177
178
179
180
181
182
183
184
185
186
187
188
189
190
191
192
193
194
195
196
197
198
199
200
201
202
203
204
205
206
207
208
209
210
211
212
213
214
215
216
217
218
219
220
221
222
223
224
225
226
227
228
229
230
231
232
233
234
235
236
237
238
239
240
241
242
243
244
245
246
247
248
249
250
251
252
253
254
255
256
257
258
259
260
261
262
263
264
265
266
267
268
269
270
271
272
273
274
275
276
277
278
279
280
281
282
283
284
285
286
287
288
289
290
291
292
293
294
295
296
297
298
299
300
301
302
303
304
305
306
307
308
309
310
311
312
313
314
315
316
317
318
319
320
321
322
323
324
325
326
327
328
329
330
331
332
333
334
335
336
337
338
339
340
341
342
343
344
345
346
347
348
349
350
351
352
353
354
355
356
357
358
359
360
361
362
363
364
365
366
367
368
369
370
371
372
373
374
375
376
377
378
379
380
381
382
383
384
385
386
387
388
389
390
391
392
393
394
395
396
397
398
399
400
401
402
403
404
405
406
407
408
409
410
411
412
413
414
415
416
417
418
419
420
421
422
423
424
425
426
427
428
429
430
431
432
433
434
435
436
437
438
439
440
441
442
443
444
445
446
447
448
449
450
451
452
453
454
455
456
457
458
459
460
461
462
463
464
465
466
467
468
469
470
471
472
473
474
475
476
477
478
479
480
481
482
483
484
485
486
487
488
489
490
491
492
493
494
495
496
497
498
499
500
501
502
503
504
505
506
507
508
509
510
511
512
513
514
515
516
517
518
519
520
521
522
523
524
525
526
527
528
529
530
531
532
533
534
535
536
537
538
539
540
541
542
543
544
545
546
547
548
549
550
551
552
553
554
555
556
557
558
559
560
561
562
563
564
565
566
567
568
569
570
571
572
573
574
575
576
577
578
579
580
581
582
583
584
585
586
587
588
589
590
591
592
593
594
595
596
597
598
599
600
601
602
603
604
605
606
607
608
609
610
611
612
613
614
615
616
617
618
619
620
621
622
623
624
625
626
627
628
629
630
631
632
633
634
635
636
637
638
639
640
641
642
643
644
645
646
647
648
649
650
651
652
653
654
655
656
657
658
659
660
661
662
663
664
665
666
667
668
669
670
671
672
673
674
675
676
677
678
679
680
681
682
683
684
685
686
687
688
689
690
691
692
693
694
695
696
697
698
699
700
701
702
703
704
705
706
707
708
709
710
711
712
713
714
715
716
717
718
719
720
721
722
723
724
725
726
727
728
729
730
731
732
733
734
735
736
737
738
739
740
741
742
743
744
745
746
747
748
749
750
751
752
753
754
755
756
757
758
759
760
761
762
763
764
765
766
767
768
769
770
771
772
773
774
775
776
777
778
779
780
781
782
783
784
785
786
787
788
789
790
791
792
793
794
795
796
797
798
799
800
801
802
803
804
805
806
807
808
809
810
811
812
813
814
815
816
817
818
819
820
821
822
823
824
825
826
827
828
829
830
831
832
833
834
835
836
837
838
839
840
841
842
843
844
845
846
847
848
849
850
851
852
853
854
855
856
857
858
859
860
861
862
863
864
865
866
867
868
869
870
871
872
873
874
875
876
877
878
879
880
881
882
883
884
885
886
887
888
889
890
891
892
893
894
895
896
897
898
899
900
901
902
903
904
905
906
907
908
909
910
911
912
913
914
915
916
917
918
919
920
921
922
923
924
925
926
927
928
929
930
931
932
933
934
935
936
937
938
939
940
941
942
943
944
945
946
947
948
949
950
951
952
953
954
955
956
957
958
959
960
961
962
963
964
965
966
967
968
969
970
971
972
973
974
975
976
977
978
979
980
981
982
983
984
985
986
987
988
989
990
991
992
993
994
995
996
997
998
999
1000

ロックに分割し、各ブロックごとにデータ処理手段を設け並列処理を行なつてもよい。また必要に応じてデータ入力手段1602およびデータ出力手段1605も複数個設けて並列入出力処理を行なう。

以下、第15図および第16図を参照しながら本発明の液晶制御回路について説明する。まず、ビデオ信号はラインコンタローンプ1501によりA/D変換器の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はローパスフィルタ1502を通り必要な高周波成分を除き、A/D変換器1503でA/D変換される。前記A/D変換された画面に印加する電圧に相当するデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレス値に従つてフィールドメモリに書きこむ。一方データ出力手段1605はデータ入力手段1602が選択している他方のフィールドメモリを選択し、内部のアドレスカウンタの示すアドレス値にしたがつて、フィールドメモリからデータを順次読み出し、A/D変換器1505に転送する。今、ことで説明を容易にするために、現在フィールドメモリ1にはフィールド番号2のデータが書きこまれており、フィールドメモリ2にはフィールド番号3のデータが書きこまれているとする。また、データ入力手段1602はフィールドメモリ2を選択し、前記アドレスカウンタ（以後、入力カウンタと呼ぶ）はアドレス3を、データ出力手段1605はフィールドメモリ1を選択し、前記アドレスカウンタ（以後、出力カウンタと呼ぶ）はアドレス1を、データ処理手段1603のアドレスカウンタ（処理カウンタと呼ぶ）はアドレス2を指しているとして説明する。

以上のように前述の状態ではフィールドメモリ2のアドレス3のデータが入力されており、フィールドメモリ1のアドレス1のデータが読み出され、フィールドメモリ1および2のアドレス2の内容が読み出され処理されている。また、前記の3つのカウンタはクロックに同期して同時にカウントアップされる。データ処理手段1603はフィールドメモリ1のアドレス2のデータ D_{12} およびフィールドメモリ2のデータ D_{22} を読み出す。前記データはデータテータブル1604に転送される。するとデータテータブル1604は前記データに基づき、透過率の差を返す。所定範囲以下の場合はそのままにも行なわず、処理カウンタは1アドレスアップしアドレス3を指す。同時に、出力カウンタはアドレス2を、入力カウンタはアドレス4を指す。なお、ここでいう所定範囲とは2つある。仮にこれを第1閾値、第2閾値と呼ぶ。これらとともに透過率の差と比較するための閾値であるが、第1閾値は透過率の差が前記閾値をこえるとき、現在データ処理手段1603が処理を行なっているアドレスのデータをただちに補正するためのものであり、第2閾値は複数フィールドにわたって同一アドレスのデータをデータ処理手段1603が処理したとき、複数回前記閾値をこえるときに現在処理を

(10)

行なっているアドレスのデータを補正するためのものである。

以上のように、3つのカウンタは順次アドレスのアップを行ない、フィールドメモリのデータは処理されている。今、処理カウンタがアドレス4を指しているとする。するとデータ処理手段1603はフィールドメモリ1のアドレス4のデータ D_{14} およびフィールドメモリ2のアドレス4のデータ D_{24} を読み出し、データテータブル1604に転送する。仮に前記データの大ききおよびデータの大きき電圧 V_{14} からデータ D_{12} に対応する印加電圧 V_{12} の変化に換算すると、透過率の差が第1閾値を越えたとす。すると、データテータブル1604は透過率の差および補正値たとえは電圧データ D_{14} をデータ処理手段1603に送る。データ処理手段1603は前記透過率の差が第1閾値を越えたと判断した場合、フィールドメモリ2のアドレス4のデータ D_{12} を D_{14} に補正し、また補正値に第1閾値を越えた為補正したことを示すデータ、たとえは1を書き込む。なお、具体的には補正値は設けず、データのビットの所定ビット位置にフラグを設けて前記フラグに書き込むでもよい。この場合、第16図に示す補正値に要するメモリは必要でない。本実施例ではデータ処理手段1603で透過率の差が第1閾値を越えたと判定したが、この処理はデータテータブル1604にあらかじめ記録しておき、2つのデータが与えられることにより、データテータブル1604から直接補正値と第1閾値を越えたという情報をデータ処理手段1603に送出してもよい。以上のことは以下の説明でも同様である。以上の処理が終了すると3つのカウンタはアドレスアップを行なう。

次にデータ処理手段203はフィールドメモリ1のアドレス5のデータ D_{15} およびフィールドメモリ2のアドレス5のデータ D_{25} を読み出し、データテータブル1604に転送する。仮に前記データの大ききおよびデータの大ききの差が比較的大きいとする。つまりデータ D_{14} に対応する印加電圧 V_{14} からデータ D_{25} に対応する印加電圧 V_{25} の変化に換算して透過率の差が第1閾値を越えないが第2閾値を越えたとする。すると、データテータブル1604は透過率の差または第2閾値を越えることおよび補正値をデータ処理手段1603に送出する。データ処理手段1603はフィールドメモリ1のアドレス5の補正値がデータが書きこまれているかいないかで2通りの処理をする。

まず、フィールドメモリ1の補正値に前回のフィールド間の処理で第2閾値を越えたことがデータ補正を行なわなかったことが記録されている場合は、フィールドメモリ2の現在処理アドレスのデータを補正し、かつデータ補正をした旨を補正値に記録する。逆にフィールドメモリ1の補正値に何も記述されていない場合は第1または第2閾値を越えデータを補正した場合は、フィールドメモリ2のアドレスのデータをデータ補正せず、補正値に第2閾値を越えたことのみを書き込む。つまり現在、フィ

20

ールド番号2と3間のデータ処理を行なっているとすると、前回のフィールド番号1と2間のデータ処理を行なった時、フィールド番号2のデータ補正を行なっているかどうかで処理方法が異なる。このように第1閾値は1回でも前記閾値を越えたと判定された場合はデータ補正を行ない、第2閾値は2回連続して前記閾値を越えたと判定された場合は第2閾値を越えたと判定された場合はデータ補正を行なう。第16図に示す例ではフィールドメモリ1のアドレス5の補正値に何も書かれていないため、フィールドメモリ2のアドレス5のデータは補正せず補正値に第2閾値を越えたことを、たとえは2を書き込む。以上の処理をすべてのアドレスに対して行なう。次のフィールド番号4でも同様の処理を行なう。つまり、フィールド番号4のデータはデータ入力手段1602によりフィールドメモリ1のアドレス1から順次書き込む。また、データ出力手段1605は補正値などが入ったフィールド番号3のデータをフィールドメモリ2のアドレス4から順次読み出す。また、データ処理手段1603はフィールドメモリ1と2のデータを順次読み出し処理を行なう。当然ながら各3つのアドレスカウンタは同期し、アドレスが重ならないように制御される。

以下、図面を参照しながら第4の本発明の液晶パネルの駆動方法の説明を行なう。なお、第17図においては、補正データ欄は本発明の液晶制御回路によりフィールド番号 F_2 のデータを D_{14} から D_{25} に補正したところを示している。また、印加電圧は補正データによる液晶への印加電圧波形を、透過率欄において、実験で理想透過率曲線を、点線が補正された印加電圧による実際の透過率曲線を示している。

電圧データは当初フィールド番号 F_1 の D_{11} からフィールド番号 F_3 の D_{33} に変化してため、データ処理手段1603で透過率の差が第1閾値を越えたと判定され、フィールド番号 F_2 のデータが D_{25} に補正されている。先に述べたように、液晶の応答速度は第5図に示すようにほぼ印加電圧の2乗に逆比例するため、液晶の立ち上がりが遅い時は所定値よりも絶対値が大きい電圧を印加することににより改善できる。このように印加電圧を補正することによって映像表示のおくれがなくなり良好な画像品位が得られる。

以下、第4の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第18図、第19図、第20図は本発明の液晶パネルの駆動方法を説明するための説明図である。今、第18図に示すように印加電圧が $V_{14} \sim V_{25}$ へと変化している場合を考えると、透過率の変化は理想的に印加電圧に追従し、下段の理想の透過率曲線となるはずであるが、液晶の応答性が遅いために、透過率の差はフィールド番号 F_2 の D_{25} の大きき、フィールド番号 F_3 の D_{33} の大ききだけ増える。この D_{25} の値は第1閾値より小さいが第2閾値より大きい。このように、複数フィールドにわたり透過率の差が生じると、画像のぼけきなどが生じ画像品位が劣化する。そこで本発明の液晶制御回路に

(11)

21

より、第19図の補正電圧データの欄で示すように、フィールド番号 F_1 のデータが D_1 から D_9 に補正する。つまり、フィールド番号 F_2 のデータが D_1 から D_9 で透過率の差が第2図の値を越えることが予測されるため透過率補正を行なっている。このようにデータ補正を行ない、印加電圧をフィールド番号 F_3 で D_9 を印加することにより液晶の応答時間が改善され、画像のぼけがなくなり、画像品質が向上する。このように、複数フィールドにわたる透過率の変化を考慮して電圧データを補正するのは、第20図のようにフィールド番号 F_2 のデータ D_4 のようなノイズなどにより電圧データに異常な電圧データが含まれ、前記異常電圧データをも忠実に透過率の変化に追従することが防止されるためである。つまり、電圧データの補正が行なわれなければならない液晶の応答時間は遅いためにローパスフィルタの効果があるため点線のようになり、異常電圧などを除去できる。また補正は複数フィールドにわたる液晶の透過率を考慮して行なうため、データ補正量を最適な値が得られる。

なお、第4の本発明の第1の実施例の液晶の駆動方法と第2の実施例の液晶の駆動方法を組み合わせることにより、一層最適な液晶パネルの駆動方法を行なえることが言ってもよい。

また、本実施例においては1フィールド内だけのデータを補正するのではなく、これに限定するものではなく、たとえば液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたるデータを補正してもよい。

また、本発明の液晶制御回路においては2つのフィールドメモリを使用するとしてこれに限定するものではなく、たとえば3つ以上のフィールドメモリを用いても同様の処理を行なえる。また、パイプライン処理を行なうことにより1つのフィールドメモリによる構成も可能である。また、本実施例においては同一画面への電圧データを処理してデータを補正するとして、これに限定するものではなく、たとえば映像の場合、任意の画面に近傍の画面に印加する電圧データとを処理しても同様の処理が行なえることは言うまでもない。また、本発明の液晶制御回路において、電圧データを D/A 変換してソースドライバICに入力する場合は、 D/A 変換することなく、そのままソースドライバIC電圧データを転送すればよい。

なお、第2図、第10図においてはフィールドメモリを複数採用しているが、本発明はこれに限定するものではない。たとえば、パイプライン処理技術を用いることにより1個あるいは2個のフィールドメモリで同等の機能

(12)

22

を有する液晶制御回路を構成できることは明らかである。

また、第1、第2、第3および第4の本発明の液晶パネルの駆動方法を最適に組み合わせることにより、より最適な液晶パネルの駆動方法を実現できることは言うまでもなく、また、第1、第2および第3の本発明の液晶制御回路を最適に組み合わせることで、より最適な液晶制御回路を実現できることは言うまでもない。

発明の効果

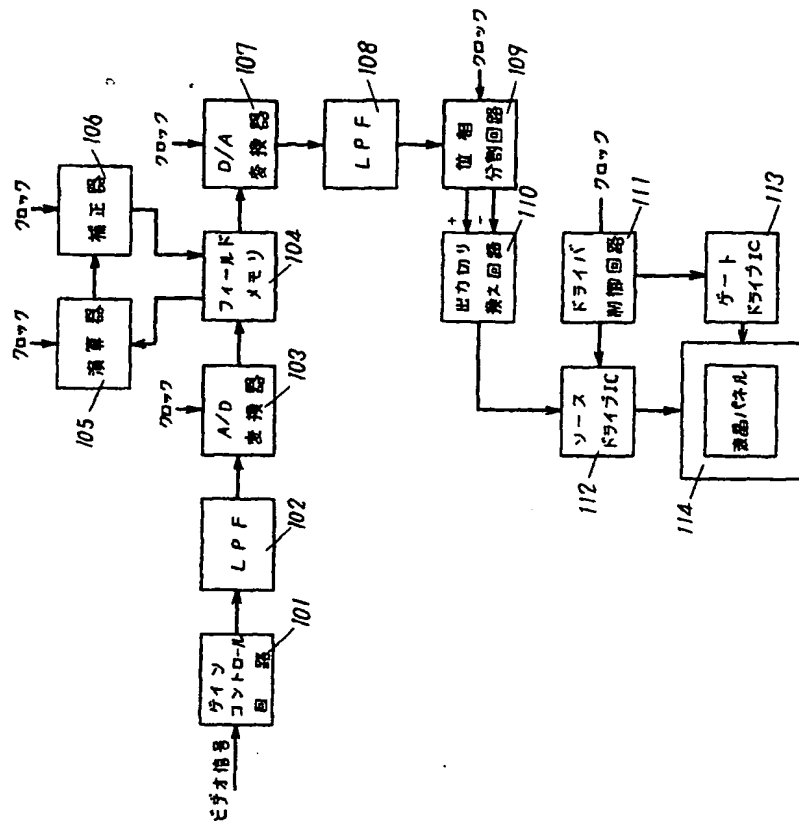
以上の説明で明らかになように、本発明の液晶パネルの駆動方法および液晶制御回路を用いることにより、液晶の立ち上がり、つまり目標透過率にするために応答時間を短縮することができる。したがって、画像のぼけなどがあらわれない、良好な映像が得られる。このことは液晶パネルの画面が大型化、高解像度になるにつれて著しい効果としてあらわれる。

【図面の簡単な説明】

第1図、第2図は第1の本発明の液晶制御回路のブロック図、第3図はデータテーブル図、第4図、第6図は第1の本発明の液晶パネルの駆動方法の説明図、第5図は液晶の印加電圧と応答時間の特性図、第7図(a)、(b)、(c)、第9図は第1の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第8図(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図、第10図は第3の本発明の液晶制御回路のブロック図、第11図は第3の本発明の液晶パネルの駆動方法の説明図、第12図、第13図、第14図は第3の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第15図、第16図は第3の本発明の液晶制御回路のブロック図、第17図、第18図、第19図、第20図は第4の本発明の液晶パネルの駆動方法の説明図、第21図はアクティブマトリックス型液晶パネルの構成図、第22図は従来の液晶制御回路のブロック図、第23図、第24図は従来の液晶パネルの駆動方法の説明図である。

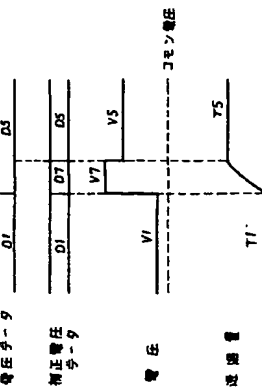
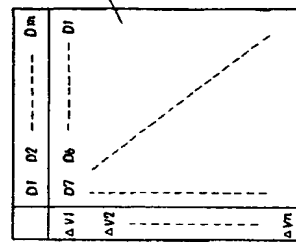
101, 1001, 1501.....ラインコントロール回路、102, 108, 1002, 1012, 1502, 1506.....ローパスフィルタ、103, 1003, 1503..... A/D 変換器、104, 205, 206, 207, 1004, 1005, 1006, 1007.....フィールドメモリ、105, 208, 1008.....演算器、106, 209, 1009.....補正器、107, 1011, 1505..... D/A 変換器、109, 1013, 1507.....位相分割回路、110, 1014, 1508.....出力切り換え回路、111, 1015, 1509.....ドライバ制御回路、112, 1016, 1510.....ソースドライバIC、113, 1017, 1511.....ゲートドライバIC、114, 1018, 1512.....液晶パネル、201, 202, 203, 204.....フィールドメモリ切り換え回路、210, 301, 1010.....データテーブル、1504.....データ処理ブロック、1601.....フィールドメモリブロック、1602.....データ入力手段、1603.....データ処理手段、1604.....データテーブル、1605.....データ出力手段。

【第1図】



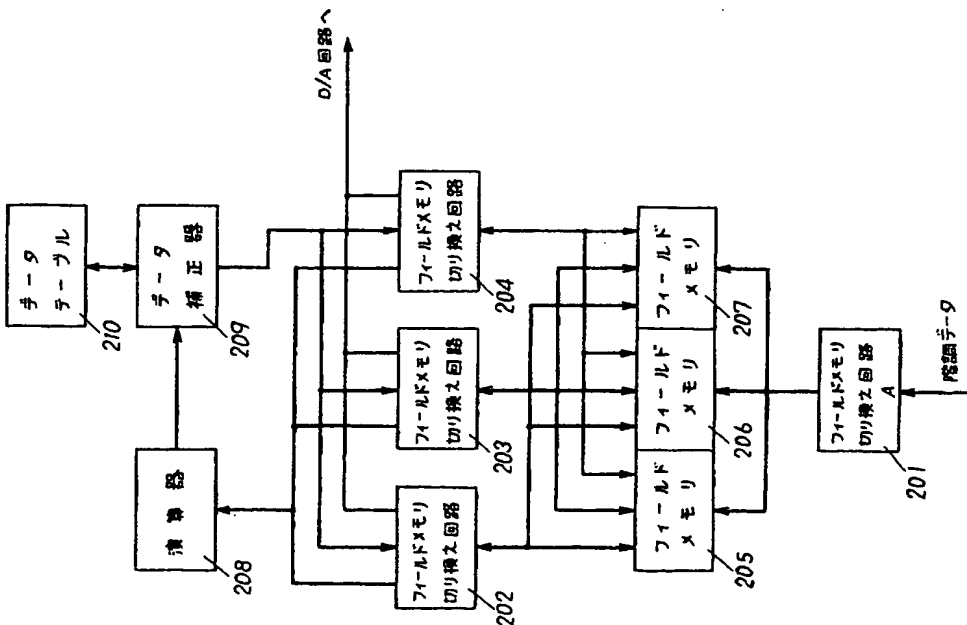
【第3図】

【第4図】



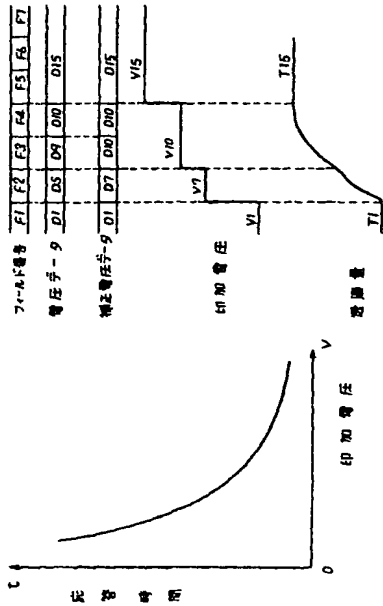
(13)

【第2図】

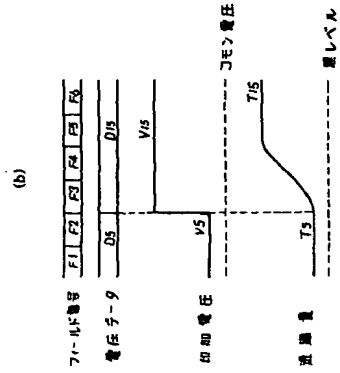
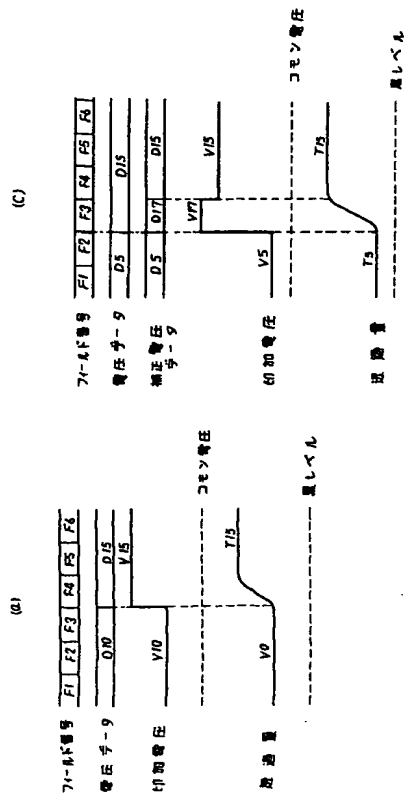


(14)

【第5図】

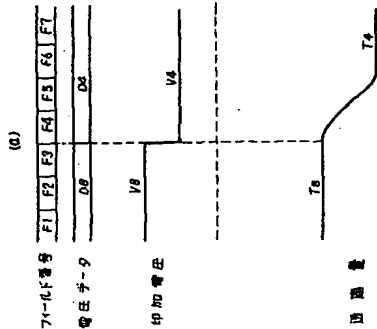


【第7図】

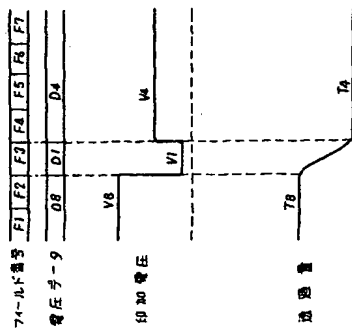


(15)

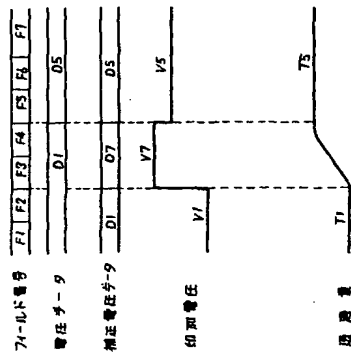
【第8図】



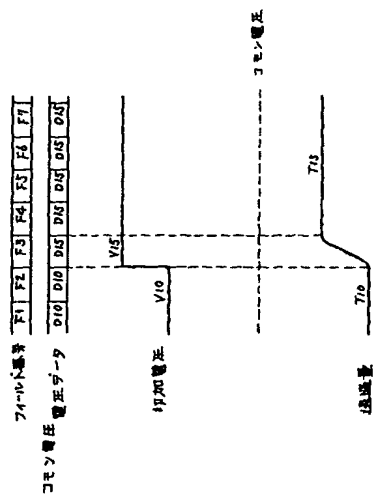
(b)



【第9図】



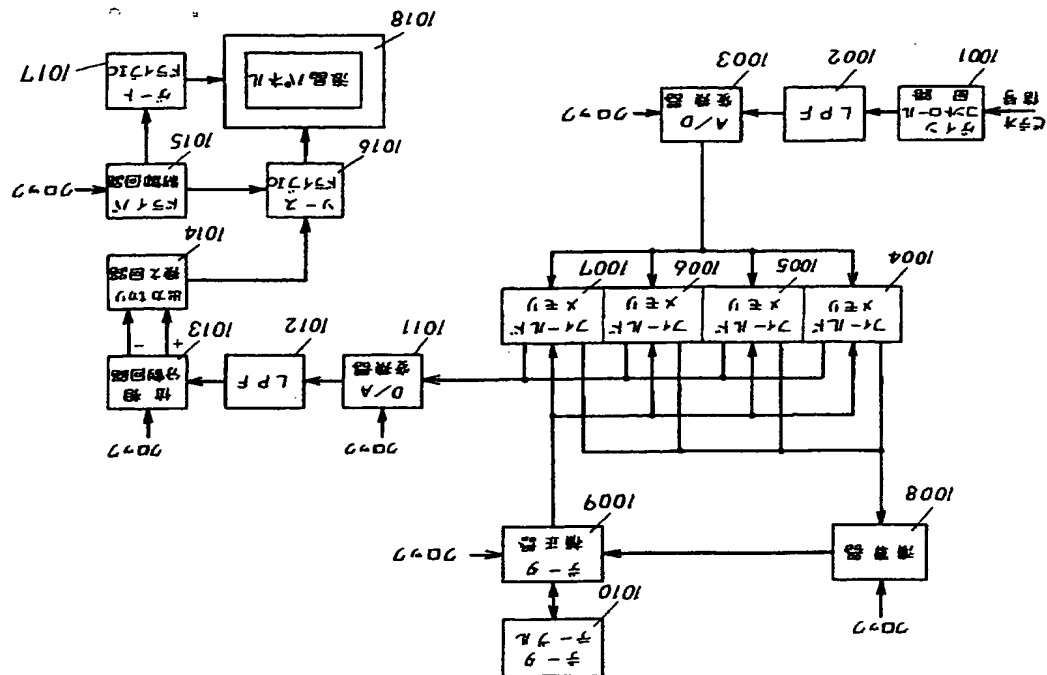
【第12図】



第12図

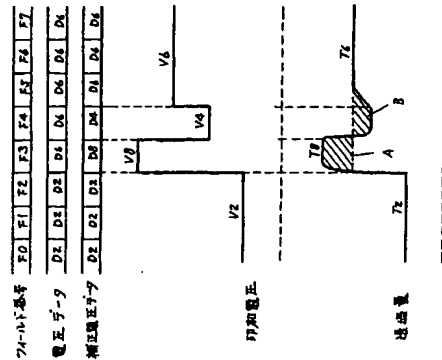
(16)

【第10図】

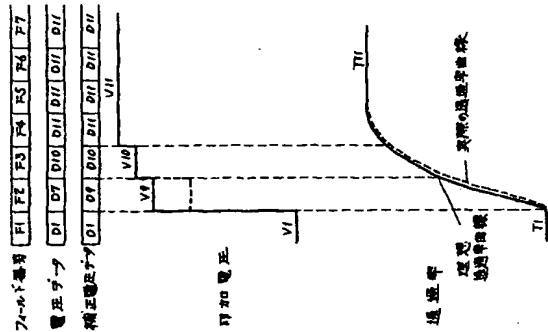


(17)

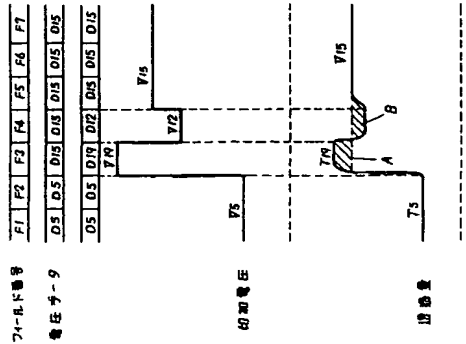
【第11図】



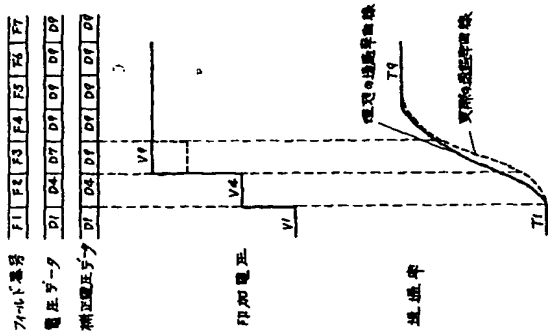
【第17図】



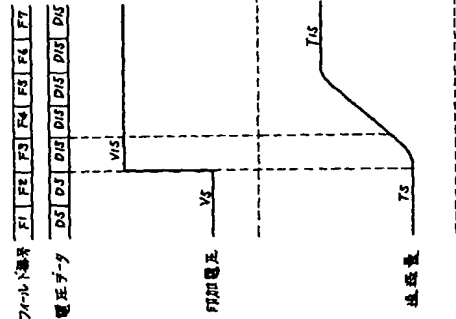
【第14図】



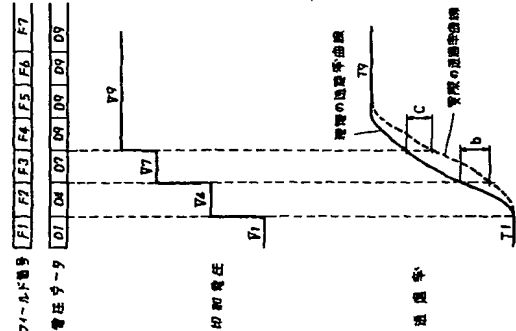
【第19図】



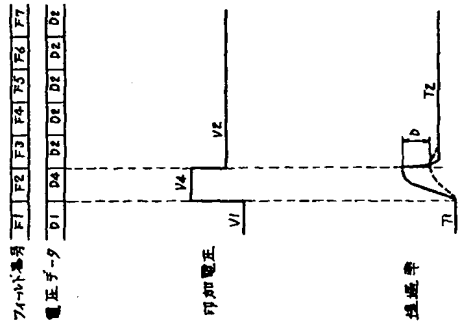
【第13図】



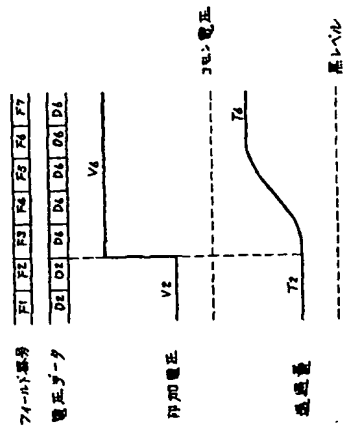
【第18図】



【第20図】

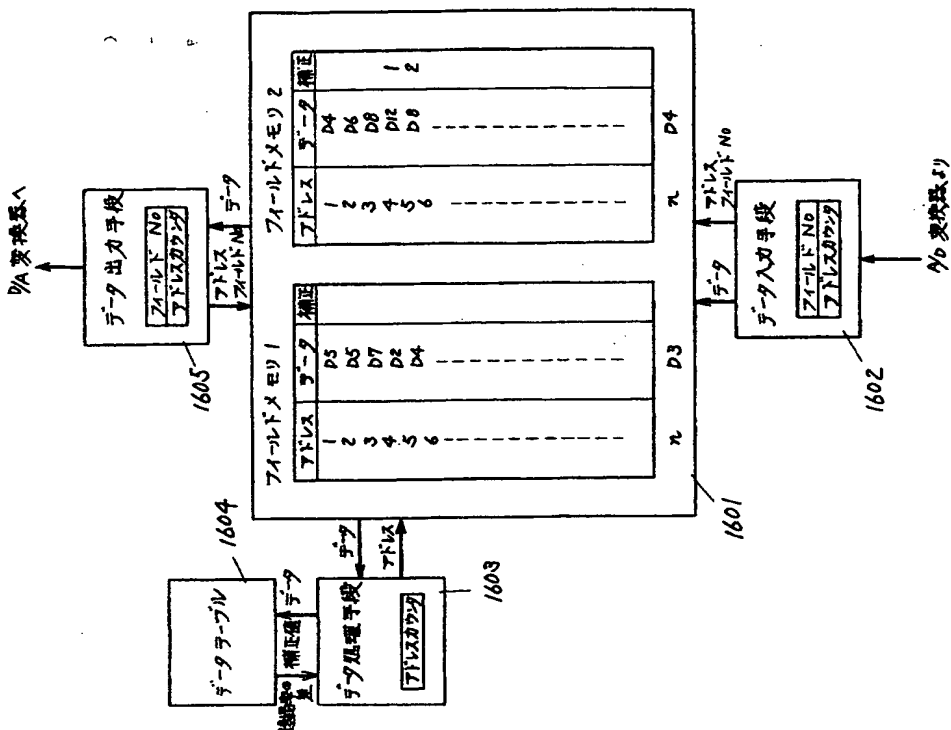


【第23図】



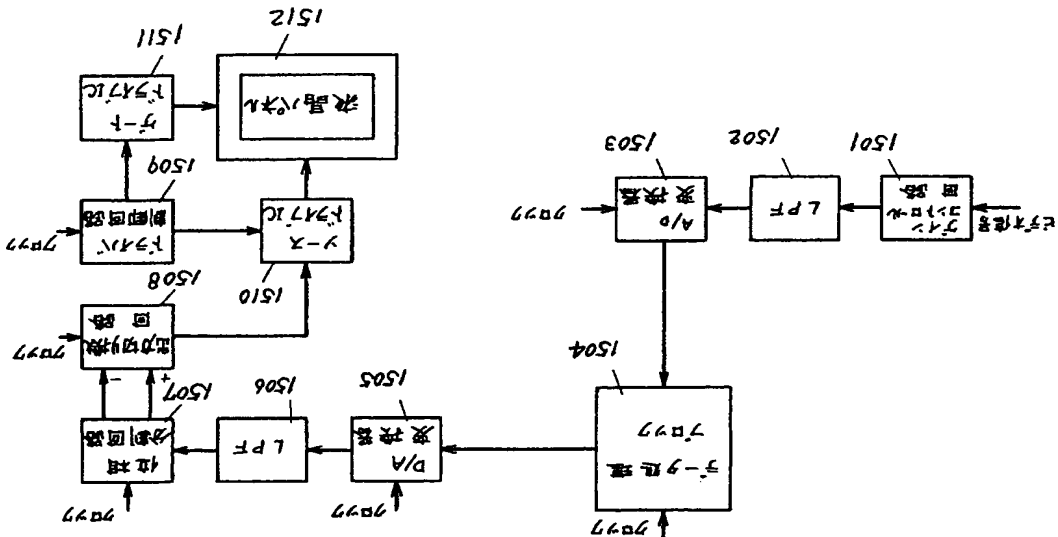
(20)

【第 16 図】



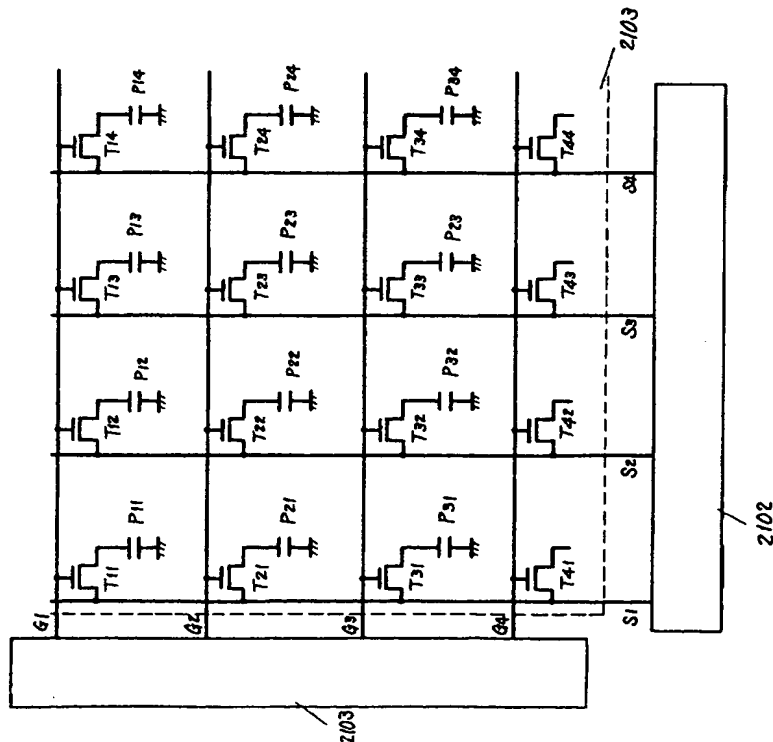
(19)

【第 15 図】



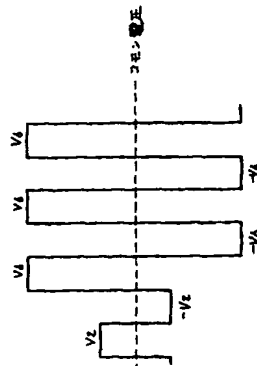
(21)

【第 21 図】



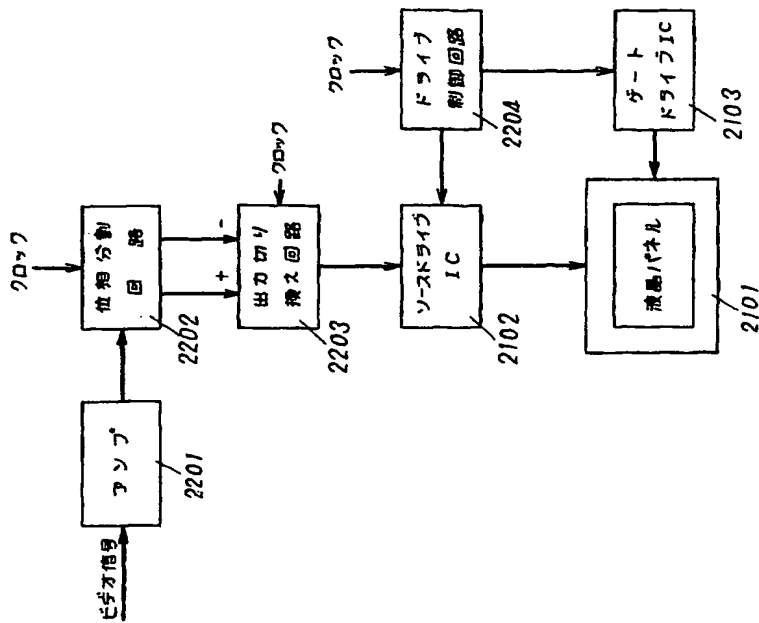
【第 24 図】

アドレス	P1	P2	P3	P4	P5	P6	P7
データ	D1	D2	D3	D4	D5	D6	D7



(22)

【第 22 図】



フロントページの続き

(56) 参考文献
 特開 昭 64-10299 (J P, A)
 特開 昭 57-133487 (J P, A)
 特開 昭 59-171929 (J P, A)